

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-188354
 (43)Date of publication of application : 08.07.1994

(51)Int.CI. H01L 23/50

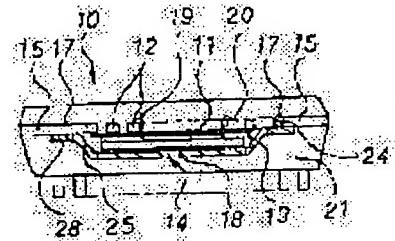
(21)Application number : 04-357134 (71)Applicant : MITSUI HIGH TEC INC
 (22)Date of filing : 21.12.1992 (72)Inventor : NOUZUMI ATSUE

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To simplify the mounting work of a semiconductor chip, prevent position deviation and residual stress of the chip, improve diffusion efficiency of heat generated from the chip, and obtain a semiconductor device excellent in long term reliability.

CONSTITUTION: In an LOC type (lead on chip) semiconductor device 10 wherein many leads 12 are arranged in the separated state on the upper part of the surface region in the inside of the circuit of a semiconductor chip 11, a semiconductor chip mounting part 18 wherein the semiconductor chip 11 is mounted by a retaining part of the semiconductor chip 11 is installed in the central part. A frame type bonding flat part 28 parallel to the facing side end surfaces of the semiconductor chip mounting part 18 is installed outside an outer peripheral part having through holes forming a plurality of suspension leads 25, and a conductor cage 14 as an independent body formed by down-setting the outer peripheral part so as to leave the bonding flat part 28 is installed. The bonding flat part 28 of the conductor cage 14 is mechanically engaged with a bonding lead part 15 of a lead frame body, by using a snap system.



LEGAL STATUS

[Date of request for examination] 29.03.1996

[Date of sending the examiner's decision of rejection] 18.11.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-188354

(43)公開日 平成6年(1994)7月8日

(51)Int.Cl.*

H 01 L 23/50

識別記号 域内整理番号

K 9272-4M
A 9272-4M
F 9272-4M
S 9272-4M
X 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数2(全5頁)

(21)出願番号

特願平4-357134

(22)出願日

平成4年(1992)12月21日

(71)出願人 000144038

株式会社三井ハイテック

福岡県北九州市八幡西区小倉2丁目10-1

(72)発明者 田中一厚生

北九州市八幡西区小倉2丁目10番1号 株

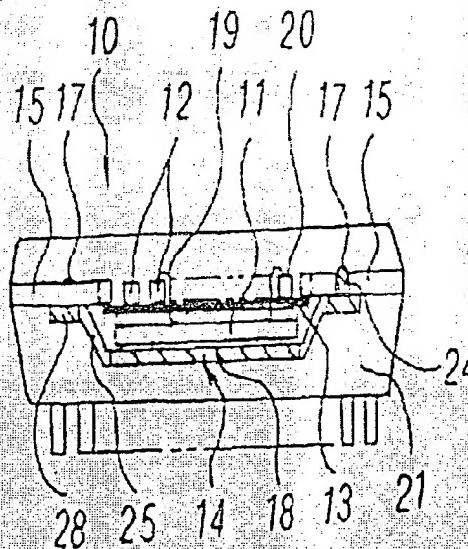
式会社三井ハイテック内

(54)【発明の名称】半導体装置

①【要約】(修正有)

【目的】半導体チップの搭載する作業を簡素化すると共に該チップの位置ずれや残留応力の滯溜を防止し、発生する熱の拡散効率を向上させ、長期信頼性の高い半導体装置を提供する。

【構成】多数本のリードが半導体チップの回路内部の表面領域の上部に離間した状態で配置されるLOC型(リード・オン・チップ)半導体装置において、半導体チップ11の支持部に該半導体チップを搭載する半導体チップ搭載部18を中心とし、該半導体チップ搭載部18の対向する側端面に平行な枠形の接合平坦部を複数の吊りリード25を形成する貫通孔を備えた外縁部の外側に設けて、該接合平坦部を残して前記外縁部をダウンセットして形成された半導体チップ搭載部18を備えた別体の導電体ケージ14であり、該導電体ケージ14の接合平坦部をスナップ方式を用いて機械的にリードフレーム本体の接合リード部に係合された構成としている。



【特許請求の範囲】

【請求項1】回路内部表面領域に複数の電極端子(パット)を有する半導体チップと、該半導体チップの上部に離間した状態で配置されるように半導体チップ支持部を備え、一端部が前記半導体チップの電極端子に連結される多数本のリードを前記電極端子の周辺に階接配置した所定形状のリードフレーム本体と、前記半導体チップ、半導体支持部及び前記リードの前端部を封止する樹脂封止部材とを具備して構成されて半導体装置であって、前記半導体チップの支持部は、該半導体チップを搭載する搭載部を中央に備え、該搭載部の対向する両端面側に離間し、スナップ用突起を備えた接合平坦部を複数の吊りリードを形成する貫通孔を有する外縁部の外側に設けて、該接合平坦部を残して前記外縁部をダウンセットして形成された別体の導電体ケージであり、該導電体ケージに前記半導体チップを搭載し、前記リードフレーム本体に一体に形成された接合リード部に設けたスナップ用透孔に、前記接合平坦部のスナップ用突起を挿入して機械的に係合されることを特徴とする半導体装置。

【請求項2】前記リードフレーム本体の多数本のリードの樹脂封止部或いは、少なくとも該リード先端のワイヤボンディング部或いは、該リードを一括連接する接着材を有する絶縁性テープを備えたことを特徴とする請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、LOC型(リードフレーム・オン・チップ)の半導体装置に係る、詳細には、多数本のリードを備えたリードフレーム本体の裏面に、半導体チップの回路表面領域の上方部に離間した状態で多数本のリードが配置されるように、別体に形成した半導体チップ搭載部を備えた半導体装置に関する。

【0002】

【従来の技術】近来、半導体装置は、半導体チップの高集積化、大容量化に伴い半導体チップのサイズが大型化しているが、樹脂封止サイズは小さく抑え、実装密度を高める傾向にある。従って、この種の半導体装置は、特開昭61-241959の公報に開示された、半導体チップの回路形成面上に多数本のリードが両面に接着材を備えた電気的に絶縁する絶縁テープを介在させて熱圧着され、ボンディングワイヤの一端部が前記半導体チップの電極端子に連結され、他端部が前記リードに連結されて電気的導通回路が形成されており、これらを樹脂封止部材で封止したLOC(Lead On Chip)構造が採用されている。

【0003】この半導体装置によれば、半導体チップの形状に規制されず半導体チップの電極端子に前記リードを自由に引き回せるので、サイズの大きな半導体チップを封止することができる。しかし、この種の技術において

では、絶縁性テープを半導体チップの回路表面領域に接着する際に、該半導体チップの回路表面領域を損傷させるという問題や前記リードのワイヤボンディング領域にボンディングワイヤを圧着接続する際に、前記半導体チップの回路表面領域に衝撃荷重や圧着荷重が加わり、前記半導体チップの回路表面領域を損傷させるなど問題を有していた。

【0004】そこで、上記の問題点を解決するために、特開平2-246125・特開平3-192735の公報に開示された、多数本のリードが前記半導体チップの回路表面領域の上方部に浮いた状態で配置するため、前記半導体チップの対向する側端面に接着固定されており、一端がこの半導体チップの電極端子に接続され、他端が前記リードのワイヤボンディング領域に接続したボンディングワイヤを介在させて電気的導通回路が形成されており、これらの半導体チップ、ボンディングワイヤ及び前記リードの一端部をモールド樹脂で封止された構造の半導体装置及びその製造方法が提示されている。

【0005】

【発明が解決しようとする課題】しかしながら、開示された従来技術の半導体装置では、多数本のリードを半導体チップの回路形成面上に浮いた状態で配置するため、前記リードフレームに一体に形成された支持リードが前記半導体チップの対向する側端面を接着材又は支持リードの弾性力をを利用して接着又は挟持固定して半導体チップが支持されている。従って、半導体チップを搭載する際に、該チップの位置ずれや半導体チップに圧接の残留応力が不均一に加わり半導体チップに反りや破損など半導体装置の長期信頼性を低下させる問題點があった。また、半導体チップの回路形成面上に多数本のリードが浮いた状態で配置されているため、前記リードの先端のワイヤボンディング領域が自由端となるので、リードの寄りや浮き沈みが生じてワイヤボンディング領域の位置が不安定となりワイヤのボンダビリティを低下させるという問題點があった。さらに、半導体チップを接着又は挟持固定する際に、位置決め用治具や支持リードを押し広げる治具を必要とし、作業効率を低下させるという問題點があった。

【0006】本発明の目的は、多数本のリードが半導体チップの回路形成面上に離間した状態で配置された半導体装置において、半導体チップの搭載の際に用いる接着材の使用を少なくすると共に半導体チップの搭載作業を簡素化し、作業効率の向上をはかることがある。他の目的は、半導体チップが発する熱の吸散効率を向上させ、長期信頼性の高い半導体装置を提供することにある。

【0007】

【問題を解決するための手段】上記の目的を達成する請求項1記載の半導体装置は、回路内部の表面領域に複数の電極端子(パット)を有する半導体チップと、該半導体チップの上部に離間した状態で配置されるように半導

体チップ支持部を備え、一端部の前記半導体チップの電極端子に連結される多数本のリードを前記電極端子の周辺に隙間設けた所定形状のリードフレーム本体と、前記半導体チップ、半導体支持部及び前記リードの前記一端部側を封止する樹脂封止部材とを備えた半導体装置であって、前記半導体チップの支持部は半導体チップを搭載する搭載部を中央に備え、前記搭載部の対向する両端面側に離間し、スナップ用突起を備えた接合平坦部を複数の吊りリードを形成する貫通孔を有する外縁部の外側に設けて、該接合平坦部を残して前記外縁部をタウンセッティングして形成された別体の導電体ケージであり、該導電体ケージに前記半導体チップを搭載し、前記リードフレーム本体に一体に形成された接合リード部に設けたスナップ用の透孔に、前記接合平坦部のスナップ用突起を挿入して機械的に係合させてなることを特徴とするものである。

【0008】

【作用】請求項1記載の半導体装置においては、別体に形成された導電体ケージの接合にスナップ方式を用いているから、接着材の使用が少なくなり、吸湿水分量が減少し、樹脂封止部に発生するクラックの発生が減少する。さらに、半導体チップを搭載する際に、従来技術で用いた半導体チップの支持作業用治具や両面接着テープの粘着作業を必要としなくなるので、半導体チップの搭載作業が容易になり作業効率が向上する。さらに、別体に形成された導電体ケージの半導体チップ搭載部に半導体チップを搭載しているので、従来技術のように半導体チップを支持する際に生じる半導体チップの位置ずれや半導体チップの側端面に不均一な応力が加わらなくなる、半導体チップの反り、傾きなどの変形や破損を防止する。さらに、リードフレーム本体と別体の半導体チップ搭載部を備えた導電体ケージを装着しているので、半導体チップの熱の拡散効率を向上させる部材の材質や表面処理用の材質を選定する自由度が増す。さらに、半導体チップを搭載する際に、従来技術で用いた支持治具を必要としなくなるので、半導体チップの搭載作業が容易になり作業効率が向上する。

【0009】

【実施例】統一して、添付した図面に基づき、本発明の詳細について説明する。ここに、図1は本発明の半導体装置の一実施例の概要を示す断面図、図2は本発明に用いたリードフレーム本体の概要を示す平面図、図3は本発明に用いた半導体チップ搭載部を備えた導電体ケージの概要を示す斜視図、図4(a)、(b)、(c)は接合リード部と導電体ケージとの係合状態を示す平面図である。まず、本発明の実施の一例であるDRAM用の半導体装置の構成について説明する。

【0010】この種の半導体装置10は、図1に示すように、内部表面面積に複数の信号用、電源用及び接地用の電極端子(パット)を所定位置に配置した半導体チップ

11と、多数本のリード12及び電源用及び接地用の共用リード12a、12bと該リード12の先端部附近及び共用リード12a、12bを一括連結する絶縁性テープ13と前記半導体チップ11を搭載した導電体ケージ14を接合する接合リード部15とを一体に形成したリードフレーム本体16と、該リードフレーム本体16のリード部の一部即ち前記半導体チップ11の内部表面面積或の上方部に離間した状態で配設されるように、半導体チップ搭載部18を備えた導電体ケージ14とを構成部材として使用されている。

【0011】前記導電体ケージ14に半導体チップ11を搭載し、この導電体ケージをスナップ接合方式を用いて前記リードフレーム本体16の接合リード部15に機械的に接合されている。

【0012】そして、ボンディングワイヤ19の一端部が前記半導体チップ11の電極端子に連結され、その他端部が多数本のリード12または共用リード12a、12bのワイヤボンディング頭或20に接続されて電気的導通回路が構成されている。

【0013】これらの前記半導体チップ11、導電体ケージ14及び前記リード12のワイヤボンディング頭或20側の一端部を樹脂封止部21から露出したリードの不要部分の除去を行い、該リードを所定の形状にフォーミングして半導体装置10が構成されている。つぎに、上記半導体装置の構成部材について図2、図3に基づき説明する。

【0014】前記リードフレーム本体16は、図2によれば、金属材料をプレス加工又はノブシング加工など一般的に知られた形状加工方法によって、半導体チップ11の内部表面面積或に離間した電極端子に隣接するような位置に離間対応して配設した第1のリード群A、第2のリード群Bと該リード群のそれぞれの両端リードに接続すると共にリードの先端面に平行し、且つ、離間して配設した共用リード12a、12bを有する多数本のリード12と、該リード12を保持する位置決め孔22を適切な位置に離間した外枠23と、該外枠23に導電体ケージ14が接合する所要数のアンカーホール24を設けた接合リード部15とで構成された所定形状のリードフレーム構造材を形成する。

【0015】次いで、前記リードフレーム所要部分にPd、Agなどのメッキ被覆を行い、前記リード先端部と前記接合リード部15とを一括して連結する絶縁性テープ13とを形成した所要の形状を具備して構成されている。したがって、これにより前記リード12の先端部と前記接合リード部15とを一括して連結することによって、前記リード12の位置のバラツキやリードの浮き沈みがなくなり、ボンダビリティを向上させることができると共に接合リード部15にスナップ用透孔24を所要数設けているから、導電体ケージ14が絶縁性テープを介在させず容易に接合できる。

【0016】次に、前記リードフレーム本体16に接合する導電体ケージ14は、図3によれば、所定の金属条材をプレス加工又は／及びエッチング加工など一般的に知られた加工方法によって、中央部に半導体チップ搭載部18と該搭載部18を支持する複数の吊りリード25を形成する貫通孔26を備えた外縁部27と、該外縁部27の外側に前記リードフレーム本体16の接合リード部15のスナップ用透孔に係合するマッシュルーム形状のスナップ用突起17(図4参照)を備えた接合平坦部28とを具備して構成されている。これらを保持するタブ29と位置決め孔30を設けたサイドレールの外枠31の形状を形成し、前記接合平坦部28を残して前記搭載部18を前記外縁部27でダウンセットし、前記タブ29を介してサイドレールの外枠31に導電体ケージ14が接合して構成された条材が形成される。

【0017】前記連接して構成された導電体ケージ14の条材の半導体チップ搭載部18に半導体チップ11を搭載し、前記条材の不要部分を除去して前記リードフレーム本体16の接合リード部15にスナップ方式で機械的に接合している。したがって、導電体ケージ14のダウンセットされた半導体チップ搭載部18に半導体チップ11を載置しているから、半導体チップ11の回路表面とリードフレーム本体16との間隙が容易に形成できると共に搭載作業が容易になる。導電体ケージ14が別体に形成されているから、導電体ケージ14の材質、表面処理の選択幅が広がると共に半導体チップ11の裏面全領域を支持しているので熱の拡散効率が従来技術に比べ著しく向上すると共に安定する。

【0018】以上、本発明の実施例について説明したが、本発明の特徴とするところは、半導体チップの回路表面領域の上方部に多数本のリードが離間した状態で配設するために、半導体チップを搭載する半導体チップ搭載部を別体に形成した導電体ケージを接合して構成したことにある。したがって、本発明はこの実施例に限定されるものではなく、要旨を逸脱しない範囲において種々の変更可能であることは勿論である。例えば、スナップ用突起の形状にV形状、梯形状等(図4参照)で機械的に係合できるものであればいすれでもよい。その他、レーザ、電子ビームなどの溶接による接合も可能である。

【0019】

【発明の効果】半導体チップの回路表面領域の上方部に多数本のリードが離間した状態で構成された半導体装置において、前記半導体チップを搭載する半導体チップ搭載部を有する導電体ケージを別体に形成し、機械的に接

続しているので、接着テープの貼り付け作業が減少すると共に導電体ケージの接合の作業性が向上し、半導体装置のコストが低減する。さらに、従来技術において用いた半導体チップを搭載する際に、従来技術において用いた半導体チップの搭載用治具を必要としなくなるので作業性が向上する。さらに、半導体チップを搭載する際に生じる位置ずれや半導体チップに帰属する残留応力がなくなると共に半導体チップが発する熱の拡散効率が向上し、半導体装置の長期信頼性が向上する。

【図面の簡単な説明】

【図1】本発明の一実施例に係る半導体装置の構成の概要を示す断面図である。

【図2】本発明の実施に用いたリードフレーム本体の概要を示す平面図である。

【図3】本発明の実施に用いた導電体ケージの概要を示す斜視図である。

【図4】本発明の一実施例に用いた導電体ケージとリードフレームの係合状態を示す断面図である。

【符号の説明】

- 10 半導体装置
- 11 半導体チップ
- 12 リード
- 12a 電源用共用リード
- 12b 接地用共用リード
- 13 絶縁性テープ
- 14 導電体ケージ
- 15 接合リード部
- 16 リードフレーム本体
- 17 スナップ用突起
- 18 半導体チップ搭載部
- 19 ボンディングワイヤ
- 20 ワイヤボンディング領域
- 21 樹脂封止部
- 22 位置決め孔
- 23 外枠
- 24 スナップ用透孔
- 25 吊りリード
- 26 貫通孔
- 27 外縁部
- 28 接合平坦部
- 29 タブ
- 30 位置決め孔
- 31 外枠

